

JP03-077463 U

WHAT IS CLAIMED IS:

A horizontal field effect transistor, comprising:

impurity region of second conductivity, formed in semiconductor substrate of first conductivity type; and

base region of the first conductivity and source/ drain region of the second conductivity of high concentration, formed in the impurity region,

characterized in that a region of the second conductivity of lower concentration than the impurity region are formed between the base region and drain region.

BEST AVAILABLE COPY

PAT 06/03/14-0380

公開実用平成 3-77463

〔従来の技術〕

従来、この種の電界効果トランジスタは、第3図に示すように、例えばP型のシリコン基板1にN⁺型の不純物層2を形成し、この不純物層2の表面にゲート絶縁膜4とゲート電極5を形成している。そして、このゲート電極5を利用して前記不純物層2にP型のベース領域6を形成し、更に不純物層2にN⁺型のドレイン領域7dを形成し、かつベース領域6にN⁺型のソース領域7sを形成している。

なお、8はP⁺型のベースコンタクト領域、9は絶縁膜、10、11、12はそれぞれソース、ドレイン、ゲートの各アルミニウム電極である。ベース層を深くすることが行われている。

(考案が解決しようとする課題)

上述した従来の横型電界効果トランジスタは、ベース領域 6 からの空乏層 X の曲率半径が不純物層 2 の表面近傍で小さくなり、電界強度が高くなり、耐圧が低くなる。また、この曲率を緩和するためにベース領域 6 を深く形成すると、チャンネル

ル長が大きくなり、オン抵抗が高くなるという問題がある。

本考案の目的は、オン抵抗を高くすることなく耐圧を向上させた横型電界効果トランジスタを提供することにある。

〔課題を解決するための手段〕

本考案の横型電界効果トランジスタは、第1導電型の半導体基板に第2導電型の不純物層を形成し、この不純物層に第1導電型のベース領域と、高濃度の第2導電型のソース、ドレインの各領域を形成し、かつベース領域とドレイン領域の間に前記不純物層よりも低濃度の第2導電型領域を形成した構成としている。

〔作用〕

この構成では、第2導電型の不純物層の表面近傍では、低濃度の第2導電型領域によってベース領域からの空乏層の曲率が緩和され、電界強度を低くしてソースドレイン間の耐圧を改善する。

〔実施例〕

次に、本考案を図面を参照して説明する。



公開実用平成 3-77463

第1図は本考案の第1実施例の断面図である。
第1導電型、ここではP型シリコン基板1上に、
第2導電型、ここではN型の不純物を導入し、N⁺-
型不純物層2を深く形成する。そして、後述する
ベース領域6とドレイン領域7dの間に相当する
領域にN⁺型不純物層2と逆導電型、つまりP型
の不純物を選択的に、しかもP型に反転しない程
度に注入し、低濃度のN⁻領域3を形成する。

その上で、前記シリコン基板1上にゲート絶縁
膜4及び多結晶シリコン5を成長させ、これらを
同時に選択エッチングしてゲート電極5を形成す
る。次いで、このゲート電極5を利用した自己整
合法によりP型不純物を注入してP型ベース領域
6を形成し、更に選択的にN型不純物を注入して
ソース領域、ドレイン領域としてのN⁺拡散層
7s、7dを形成する。また、前記ソース領域7s
の外側にはベース領域6に繋がるベースコンタ
クト領域としてのP⁺拡散層8を形成する。

その後、全面に絶縁膜9を形成し、コンタクト
ホールを開設した上で、ソース、ドレイン、ゲー



トの各アルミニウム電極10、11、12を形成する。

この構成によれば、ソース領域7sとドレイン領域7dとの間に電圧をかけたとき、不純物層2の表面近傍におけるP型ベース層6から伸びる空乏層Xは、低濃度領域3の濃度が低いために、この低濃度領域3まで空乏層Xが伸びた時に、その曲率が緩和される方向に働き、電界強度が低くなり、ソースドレイン間の耐圧が高くなる。

第2図は本考案の第2実施例の断面図であり、第1実施例と同一部分には同一符号を付してある。

この実施例は、ゲート電極5のドレイン側の部位の下にフィールド酸化膜13を形成した横型電界効果トランジスタとして構成している。

この構成では、製造工程上、フィールド酸化膜13を形成する際にマスクとして用いる窒化膜(図示せず)をそのまま低濃度領域3を形成する際のマスクとして利用することができる。このため、従来におけるフォトリソグラフィ工程数を増やすことなくベース領域6とドレイン領域7d間

公開実用平成 3-77463

に低濃度傾坡 3 を形成することが可能となる。

この第2実施例においても、低湿度領域3によって不純物層2の表面近傍における空乏層Xの曲率を緩和でき、ソースドレイン間の耐圧を高くできることは勿論である。

(考案の効果)

以上説明したように本考案は、ベース領域とドレイン領域の間に、基板に形成した不純物層よりも低濃度の領域を形成しているので、不純物層の表面近傍では、低濃度領域によってベース領域からの空乏層の曲率を緩和することができ、オン抵抗を増大することなく電界強度を低くしてソースドレイン間の耐圧を高くすることができるという効果がある。

4. 図面の簡単な説明

第1図は本考案の第1実施例の縦断面図、第2図は本考案の第2実施例の縦断面図、第3図は従来の横型電界効果トランジスタの縦断面図である。

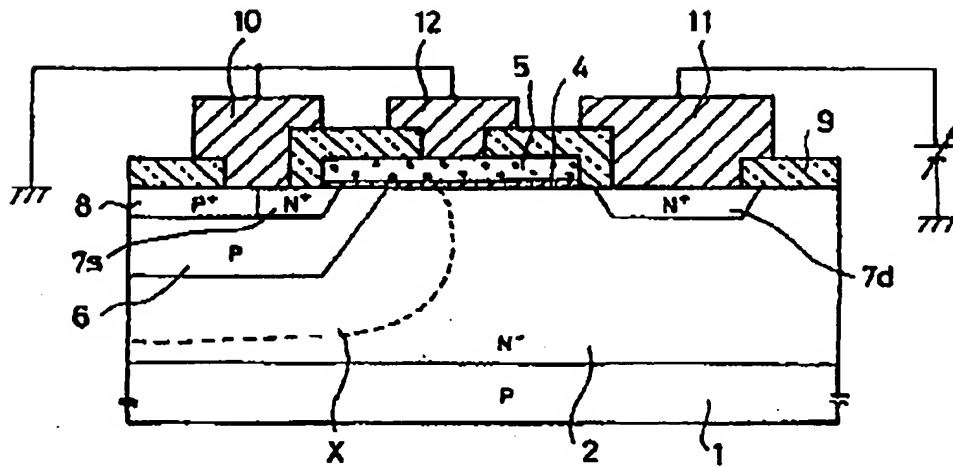
1…P型シリコン基板、2…N⁺不純物層、3…
N⁻領域（低濃度領域）、4…ゲート絶縁膜、

5 ...ゲート電極（多結晶シリコン）、6 ... P型ベース領域、7 s ...ソース領域、7 d ...ドレイン領域、8 ...ベースコンタクト領域、9 ...絶縁膜、10 ...ソース電極、11 ...ドレイン電極、12 ...ゲート電極、13 ...フィールド酸化膜。

代理人 弁護士 鈴木 章



第 3 図



実開 7463
756

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record.**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☒ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☒ **SKEWED/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.